

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号
特開2002-320112
(P2002-320112A)

(43)公開日 平成14年10月31日(2002.10.31)

(51)Int.Cl. ⁷	識別記号	FI	テマコード [*] (参考)
H04N 5/202		H04N 5/202	5C021
G09G 1/00		G09G 1/00	C 5C058
			R
H04N 5/66		H04N 5/66	A

審査請求 未請求 請求項の数14 OL (全9頁)

(21)出願番号 特願2001-123517(P2001-123517)

(22)出願日 平成13年4月20日(2001.4.20)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 千葉 信胤

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 100094053

弁理士 佐藤 隆久

Fターム(参考) 5C021 PA04 PA93 PA99 XA34

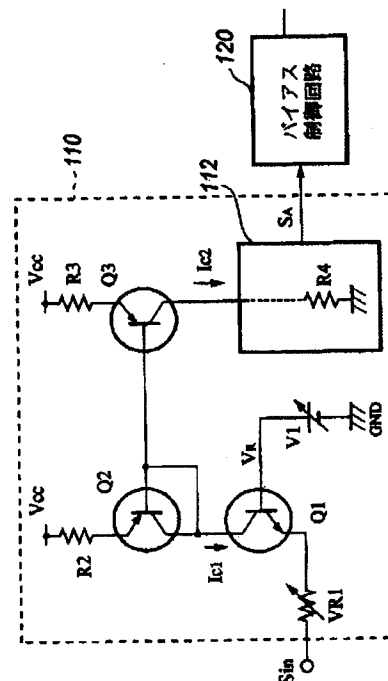
5C058 AA01 BA13 BB25

(54)【発明の名称】 補正回路及びそれを用いた画像表示装置

(57)【要約】

【課題】回路規模を大幅に増加させることなく、また、原信号への悪影響を抑制でき、さらに補正量及び補正するレベルをそれぞれ簡単に設定可能な補正回路及び当該補正回路を用いた画像表示装置を提供を実現する。

【解決手段】 ベース・エミッタ間電圧に対して指数関数のコレクタ電流を出力するバイポーラトランジスタを補正用回路素子として用いて、当該トランジスタのベースに基準電圧 V_R を印加し、エミッタに映像信号 S_{in} を入力するとき、そのコレクタ電流を取り出し、当該コレクタ電流に応じた補正信号 S_A を生成し、補正信号 S_A に応じて表示デバイスのバイアス電圧または映像信号を増幅する増幅回路のバイアス電圧を制御することによって、表示デバイスの光電変換特性の非線形性を補正できる。



【特許請求の範囲】

【請求項 1】入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、

上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて受像管のバイアス電圧を制御する制御回路とを有する補正回路。

【請求項 2】上記回路素子は、上記入力信号に応じてベース・エミッタ間電圧が制御され、当該ベース・エミッタ間電圧に応じたコレクタ電流を出力するトランジスタである請求項 1 記載の補正回路。

【請求項 3】上記トランジスタのベースに基準電圧が印加され、エミッタに上記入力信号に応じた電圧信号が印加される請求項 2 記載の補正回路。

【請求項 4】上記制御回路は、上記トランジスタのコレクタ電流を検出する電流検出手段と、

上記電流検出手段の検出結果に応じて、上記バイアス電圧を制御するバイアス制御回路とを有する請求項 2 記載の補正回路。

【請求項 5】上記電流検出手段は、上記トランジスタのコレクタ電流に応じた電流を出力するカレントミラー回路と、

上記カレントミラー回路の出力電流を電圧に変換する抵抗素子とを有する請求項 4 記載の補正回路。

【請求項 6】入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、

上記入力信号を増幅し、増幅信号を画像表示装置に出力する増幅回路と、

上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて上記増幅回路の出力信号のバイアス電圧を制御する制御回路とを有する補正回路。

【請求項 7】上記回路素子は、上記入力信号に応じてベース・エミッタ間電圧が制御され、当該ベース・エミッタ間電圧に応じたコレクタ電流を出力するトランジスタである請求項 6 記載の補正回路。

【請求項 8】上記トランジスタのベースに基準電圧が印加され、エミッタに上記入力信号に応じた電圧信号が印加される請求項 7 記載の補正回路。

【請求項 9】上記制御回路は、上記トランジスタのコレクタ電流を検出する電流検出手段と、

上記電流検出手段の検出結果に応じて、上記バイアス電圧を制御するバイアス制御回路とを有する請求項 7 記載の補正回路。

【請求項 10】上記電流検出手段は、上記トランジスタのコレクタ電流に応じた電流を出力するカレントミラー回路と、

上記カレントミラー回路の出力電流を電圧に変換する抵抗素子とを有する請求項 9 記載の補正回路。

【請求項 11】入力信号のレベルに応じて表示画像の明るさを制御する受像管を用いた画像表示装置であって、上記入力信号に対して所定の非線形関数に従って電流を

出力する回路素子と、

上記入力信号を反転増幅し、増幅信号を上記受像管のカソードに出力する増幅回路と、

上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて上記受像管のグリッドと上記カソード間のバイアス電圧を制御する制御回路とを有する画像表示装置。

【請求項 12】上記回路素子は、上記入力信号に応じてベース・エミッタ間電圧が制御され、当該ベース・エミッタ間電圧に応じたコレクタ電流を出力するトランジスタである請求項 11 記載の画像表示装置。

【請求項 13】入力信号のレベルに応じて表示画像の明るさを制御する受像管を用いた画像表示装置であって、上記入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、

上記入力信号を反転増幅し、増幅信号を上記受像管のカソードに出力する増幅回路と、

上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて上記増幅回路の出力信号のバイアス電圧を制御する制御回路とを有する画像表示装置。

【請求項 14】上記回路素子は、上記入力信号に応じてベース・エミッタ間電圧が制御され、当該ベース・エミッタ間電圧に応じたコレクタ電流を出力するトランジスタである請求項 13 記載の画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像表示装置、例えば、CRT 装置の電光変換特性を補正する補正回路及び当該補正回路を備えた画像表示装置に関するものである。

【0002】

【従来の技術】画像表示装置（以下、デバイスまたは表示デバイスともいう）を用いて映像信号を表示する場合、デバイスの種類によって異なる電光変換特性を示す。また、同じ種類のデバイスであってもデバイス毎に異なる変換特性を示すことがある。

【0003】このため、映像を表示する場合、同じ映像信号の表示画面の明るさがデバイスによって異なって見えることがある。映像の画質などの諸特性を評価する場合にデバイス毎に明るさが異なってしまうと、正確な評価に支障を来してしまう場合もある。また複数のデバイスを使用する場合、補正回路を設けるなどして個々のデバイスの電光変換特性を合致させようとするが、特に信号レベルの低い暗い部分（カットオフ側）の特性を合わせるの難しく、これを実現するには大規模な補正回路を用いる必要がある。

【0004】図 9 は、デバイスの光電変換特性の非線形性及びこの非線形特性を補正するため映像信号増幅回路の利得を示すグラフである。図 9（a）は、デバイスの光電変換特性を示している。図示のように、デバイスに

において、入力される映像信号のレベルに対して、表示される画像の明るさが非線形特性を示す。

【0005】デバイスの光電変換特性の非線形性を補正するため、映像信号を増幅する増幅回路の利得特性を図9(b)に示すように制御される。図示のように、増幅回路の利得が入力信号レベルの低いとき大きく、入力信号レベルの高いとき低く制御される。このような利得特性を持つ増幅回路を用いて映像信号を増幅したあと表示デバイスに供給することによって、デバイスの電光変換特性の非線形性が補正され、入力映像信号のレベルに対して、明るさが線形的に変化する表示画像が得られる。

【0006】図10は、上述した補正を実現するための補正回路を含む表示回路の構成を示すブロック図である。図示のように、この表示回路は、増幅回路(アンプ)10と補正回路20によって構成されている。補正回路20は、入力される映像信号 S_{in} の信号レベルに応じて、利得制御信号 S_{GC} を生成して増幅回路10に出力する。増幅回路10の利得を補正回路20から出力される利得制御信号 S_{GC} に応じて制御することによって、例えば、図9(b)に示す利得特性が得られる。

【0007】図11は、補正回路の他の例を示す回路図である。図示のように、この補正回路は、掛け算器30、減算器40、増幅回路50及び加算器60によって構成されている。掛け算器30は、入力信号 S_{in} に対して、その二乗(X^2)の電圧レベルを持つ乗算信号 S_M を出力する。減算器40は、入力信号 S_{in} と乗算信号 S_M との差 S_B を求め、増幅回路50に出力する。増幅回路50は、入力される信号 S_B の反転信号 S_A を出力する。

【0008】増幅回路50の出力信号 S_A を補正信号として、加算器60によって入力される映像信号 S_{in} に加算される。このため、補正された映像信号 S_{out} には、図示のように、図9(b)に示す非線形特性に近い特性を持つ。この補正後の映像信号 S_{out} をデバイスに表示させることで、図9(a)に示すデバイスの光電変換特性の非線形性がほぼ打ち消される。

【0009】なお、図11に示す補正回路では、アナログ回路によってデバイスの光電特性の非線形性に対して補正を行うが、図12には、デジタルの信号処理によって補正を行う補正回路の一例を示している。

【0010】図12に示すように、この補正回路は、A/Dコンバータ70、デジタル信号処理回路80、変換テーブルメモリ90及びD/Aコンバータ100によって構成されている。

【0011】A/Dコンバータ70は、入力される映像信号 S_{in} をデジタル信号 S_D に変換する。これによって、入力信号 S_{in} の信号レベルに応じた映像データが得られる。A/D変換された映像データ S_D がデジタル信号処理回路80に供給される。デジタル信号処理回路80において、映像データの値に応じて、変換テーブ

ルメモリ90からその値に対応する補正後のデータ S_E を見つける。D/Aコンバータ100は、デジタル信号処理回路80によって補正されたデータ S_E をアナログ信号 S_{out} に変換して出力する。

【0012】図12に示すような補正回路において、補正後信号の特性は変換テーブルメモリ90に格納されている変換データによって決まる。この変換テーブルの変換データは、予め表示デバイスの光電変換特性に従って作成されるので、デバイスの光電変換特性に対して補正精度を高く制御することができる。

【0013】

【発明が解決しようとする課題】ところで、上述した従来の補正回路では、それぞれ回路規模の増加が避けられない。例えば、図11に示す補正回路の例では、アナログ掛け算器、反転増幅回路、さらにアナログの加算器と減算器を必要とし、回路規模が大きくなる。また、補正信号を元の映像信号に加えるので、補正後の信号のSNRが悪化してしまうことが考えられる。

【0014】一方、図12に示すデジタル方式の補正回路では、デジタル信号処理回路及びメモリの他、A/DコンバータとD/Aコンバータがそれぞれ必要である。補正の精度を高めるには、変換テーブルのデータ量を増やす必要があり、大容量のメモリが要求される。また、映像信号の広帯域に対応できる高速のメモリ及び高速のA/DコンバータとD/Aコンバータが必要である。さらに、A/Dコンバータ及びD/Aコンバータの変換特性に非線形性が存在する場合、これらの変換特性を含めて変換テーブルのデータを作成する必要があり、補正データの作成に要する工数が多くなり、コストの増加が避けられないという不利益がある。

【0015】本発明は、かかる事情に鑑みてなされたものであり、その目的は、回路規模を大幅に増加させることなく、また、原信号への悪影響を抑制でき、さらに補正量及び補正するレベルをそれぞれ簡単に設定可能な補正回路及び当該補正回路を用いた画像表示装置を提供することにある。

【0016】

【課題を解決するための手段】上記目的を達成するため、本発明の第1の観点の補正回路は、入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて受像管のバイアス電圧を制御する制御回路とを有する。

【0017】また、本発明では、好適には、上記回路素子は、上記入力信号に応じてベース・エミッタ間電圧が制御され、当該ベース・エミッタ間電圧に応じたコレクタ電流を出力するトランジスタである。

【0018】また、本発明では、好適には、上記トランジスタのベースに基準電圧が印加され、エミッタに上記入力信号に応じた電圧信号が印加される。

【0019】また、本発明では、好適には、上記制御回路は、上記トランジスタのコレクタ電流を検出する電流検出手段と、上記電流検出手段の検出結果に応じて、上記バイアス電圧を制御するバイアス制御回路とを有する。

【0020】また、本発明では、好適には、上記電流検出手段は、上記トランジスタのコレクタ電流に応じた電流を出力するカレントミラー回路と、上記カレントミラー回路の出力電流を電圧に変換する抵抗素子とを有する。

【0021】また、本発明の第2の観点の補正回路は、入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、上記入力信号を増幅し、増幅信号を画像表示装置に出力する増幅回路と、上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて上記増幅回路の出力信号のバイアス電圧を制御する制御回路とを有する。

【0022】また、本発明の第1の観点の画像表示装置は、入力信号のレベルに応じて表示画像の明るさを制御する受像管を用いた画像表示装置であって、上記入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、上記入力信号を反転増幅し、増幅信号を上記受像管のカソードに出力する増幅回路と、上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて上記受像管のグリッドと上記カソード間のバイアス電圧を制御する制御回路とを有する。

【0023】また、本発明では、好適には、上記回路素子は、上記入力信号に応じてベース・エミッタ間電圧が制御され、当該ベース・エミッタ間電圧に応じたコレクタ電流を出力するトランジスタである。

【0024】さらに、本発明の第2の観点の画像表示装置は、入力信号のレベルに応じて表示画像の明るさを制御する受像管を用いた画像表示装置であって、上記入力信号に対して所定の非線形関数に従って電流を出力する回路素子と、上記入力信号を反転増幅し、増幅信号を上記受像管のカソードに出力する増幅回路と、上記回路素子の出力電流に応じて補正信号を生成し、当該補正信号に応じて上記増幅回路の出力信号のバイアス電圧を制御する制御回路とを有する。

【0025】

【発明の実施の形態】第1実施形態

図1は本発明に係る画像表示装置の第1の実施形態を示す構成図である。図示のように、本実施形態の画像表示装置は、補正回路110、バイアス制御回路120、増幅回路130及び表示デバイス（受像管）140によって構成されている。

【0026】補正回路110は、入力される映像信号 S_{in} に応じて、受像管140の非線形特性を補正するための補正信号 S_A を生成する。バイアス制御回路120は、補正回路110から得られた補正信号 S_A に応じて、

受像管140のバイアス電圧、例えば、図1に示すように、受像管140のグリッド144とカソード142との電圧差を制御する。

【0027】増幅回路130は、映像信号 S_{in} を必要なレベルまでに増幅し、増幅出力信号 S_{out} を受像管140のカソード142に入力する。受像管140は、映像信号 S_{out} に応じて画像を表示する。受像管140では、映像信号 S_{out} の信号レベルに応じて表示画像の明るさが制御される。さらに、バイアス制御回路120によって受像管のグリッド144とカソード142との電圧差（以下、グリッド・カソード間電圧、または受像管のバイアス電圧とも表記する）を制御することによって、受像管の光電変換特性の非線形性を補正することができる。

【0028】上述した構成を有する本実施形態の画像表示装置において、補正回路110によって入力映像信号 S_{in} の信号レベルに応じた補正信号 S_A を生成し、バイアス制御回路120に出力される。また、入力映像信号 S_{in} が増幅回路130によって増幅され、増幅信号 S_{out} が受像管140のカソードに供給される。これに応じて、受像管140において、映像信号のレベルに応じて蛍光面に入射される電子の量が制御されるので、蛍光面に信号レベルに応じた明るさの画素が表示される。

【0029】補正回路110において、入力信号 S_{in} のレベルに応じた補正信号が生成される。例えば、映像信号 S_{in} のレベルが所定の基準電圧以下になると、その信号レベルに対して、受像管の非線形特性を打ち消すように、例えば、指数特性の補正信号が生成される。バイアス制御回路120において補正信号 S_A に従って、受像管140のグリッド・カソード間電圧、即ち、受像管140のバイアス電圧を制御することで、受像管の光電変換特性の非線形性を打ち消し、映像信号のレベルに応じた明るさの画素を表示することができる。

【0030】即ち、本実施形態の画像表示装置において、入力信号に補正信号を加える通常の補正方法と異なり、入力信号のレベルに応じて生成した補正信号を用いて、表示デバイスのバイアス電圧を制御することにより、その光電変換特性の非線形性を補正するので、映像信号自身を変化させることなく、補正処理によって映像信号のSNRの劣化を回避できる。

【0031】以下、図2を参照しつつ、本実施形態の補正回路110の構成について説明する。図2は、本実施形態の画像表示装置を構成する補正回路の一構成例を示す回路図である。図示のように、本実施形態の補正回路110は、トランジスタQ1、Q2、Q3、可変抵抗素子VR1、抵抗素子R2、R3、基準電圧源V1、及び電流検出回路112によって構成されている。また、図示のように、電流検出回路112によって補正信号 S_A が生成され、バイアス制御回路120に出力される。

【0032】本実施形態の補正回路において、トランジ

スタQ1は指数特性の補正電流を生成する補正用回路素子であり、トランジスタQ2とQ3はトランジスタQ1のコレクタ電流を電流検出回路110に出力するためのカレントミラー回路を構成する。以下、図2を参照しつつ、本実施形態の補正回路の構成及び動作について説明する。

【0033】トランジスタQ1は、例えば、npnトランジスタであり、トランジスタQ2とQ3は、例えば、pnpトランジスタである。トランジスタQ1のベースに基準電圧源V1によって生成される基準電圧 V_R が印

加される。また、トランジスタQ1のコレクタがトランジスタQ2のコレクタ側に接続されている。映像信号 S_{in} は可変抵抗素子VR1を介してトランジスタQ1のエミッタに

入力される。【0034】トランジスタQ2とQ3のエミッタがそれぞれ抵抗素子R2とR3を介して電源電圧 V_{CC} に接続され、また、トランジスタQ2とQ3のベース同士が接続され、その接続点がトランジスタQ2のコレクタとともにトランジスタQ1のコレクタに接続されている。トランジスタQ3のコレクタが電流検出回路112に接続されている。

【0035】上述のように、トランジスタQ2とQ3によってカレントミラー回路が構成されている。このカレントミラー回路によってトランジスタQ1のコレクタ電流がトランジスタQ3のコレクタ側に出力される。即ち、トランジスタQ3のコレクタ電流 I_{C2} がトランジスタQ1のコレクタ電流 I_{C1} によって決まる。

【0036】電流検出回路112は、トランジスタQ3のコレクタから出力される電流 I_{C2} を検出し、電流 I_{C2} に応じて補正信号 S_A を出力する。なお、この補正信号 S_A は、例えば、電流 I_{C2} の大きさを示す電流信号または電圧信号である。ここで、一例として、例えば、電流検出回路112は、トランジスタQ3のコレクタと接地電位GNDとの間に接続されている抵抗素子によって構成される。この場合、電流 I_{C2} によって抵抗素子の電圧が制御されるので、抵抗素子に生じた電圧降下を補正信号 S_A として出力される。

【0037】図2に示すように、補正信号 S_A がバイアス制御回路120に出力される。バイアス制御回路120において、当該補正信号 S_A に応じて図1に示す受像管140のバイアス電圧を制御する。受像管140において、グリッド・カソード間電圧、即ち、バイアス電圧によって蛍光面に当たる電子の量が制御される。例えば、このバイアス電圧が大きくなると、電子銃によって放出した電子がより多く蛍光面に入射するので、蛍光面に表示される画素が明るくなる。逆に、バイアス電圧が低くなると、電子銃によって放出した電子のうち、蛍光面に入射する数が少なくなるので、蛍光面に表示される画素が暗くなる。

【0038】このため、受像管140においてバイアス

電圧を制御することによって、表示される画素の明るさを制御できる。即ち、補正回路110から出力される補正信号 S_A に応じてバイアス電圧を制御することによって、受像管140の光電変換特性の非線形性を補正できる。

【0039】図3は、受像管の光電変換特性の一例を示すグラフである。なお、この光電変換特性は、例えば、CRTの光電変換特性である。図示のように、受像管は入力される信号レベルに応じて表示される画素の明るさが変化する。入力信号レベルが大きくなるにつれて画素の明るさが増していく。しかし、図示のように、画素の明るさと入力信号のレベルは線形関係ではなく、特に信号レベルが低くなる領域では、明るさが入力信号レベルに対して指数関係を示す。

【0040】図4は、補正用素子として図2に示す補正回路110に設けられているトランジスタQ1のコレクタ電流 I_C とベース・エミッタ間電圧 V_{be} との関係を示している。図示のように、トランジスタのコレクタ電流は、ベース・エミッタ間電圧 V_{be} のレベルが低いとき、

指数関係を示す。【0041】このように、バイポーラトランジスタのコレクタ電流とベース・エミッタ間電圧との関係は、近似的に表示デバイスの信号レベルと明るさとの関係に一致する。このため、バイポーラトランジスタのコレクタ電流を用いて補正信号を生成し、当該補正信号を用いて表示デバイスの明るさを調整するバイアス電圧を制御することによって、表示デバイスの光電変換特性の非線形性を打ち消すことができる。

【0042】図5は、図2に示す補正回路110に入力される映像信号 S_{in} の一例を示す波形図である。また、図6は、バイアス電圧を制御することによって受像管140の明るさを制御する場合の状況を示す概念図である。以下、図5と図6を参照しながら、本実施形態の補正回路及びこの補正回路を用いた画像表示装置の動作について説明する。

【0043】図5において、比較のため補正回路110のトランジスタQ1のベースに入力される基準電圧 V_R のレベルを点線で示している。トランジスタQ1において、入力信号 S_{in} がそのエミッタに入力されているので、ベース・エミッタ間電圧 V_{be} は基準電圧 V_R と入力信号 S_{in} の差によって決まる。このため、入力信号 S_{in} のレベルが基準電圧 V_R より高いとき、トランジスタQ1が遮断し、コレクタ電流 I_{C1} が0になる。一方、入力信号 S_{in} のレベルは基準電圧 V_R 以下になると、トランジスタQ1が導通し、ベース・エミッタ間電圧 V_{be} に対して、指数関数で決まるコレクタ電流 I_{C1} が流れる。

【0044】トランジスタQ1のコレクタ電流 I_{C1} がトランジスタQ2とQ3で構成されているカレントミラー回路によってトランジスタQ3のコレクタ側に折り返される。即ち、トランジスタQ3のコレクタ電流 I_{C2} は、

トランジスタ Q1 のコレクタ電流 I_{C1} にほぼ等しくなるか、または電流 I_{C1} に対して所定の比率で決められる。このため、電流検出回路 112 によって出力される補正信号 S_A はトランジスタ Q1 のコレクタ電流 I_{C1} に対して、指数関数を示す。

【0045】バイアス制御回路 120 によって、補正信号 S_A に応じて受像管 140 のバイアス電圧が制御される。図 6 は、受像管のバイアス電圧とそれに応じて画素の明るさの変化を示している。

【0046】受像管において、映像信号がカソードに入力されるので、信号レベルが低いときカソードとグリッド間の電位差が大きく、蛍光面により多くの電子が入射されるので、画面が明るくなる。逆に、信号レベルが高くなると、カソードとグリッド間の電位差が低く、蛍光面に入射される電子の量が少なくなるので、画面が暗くなる。このため、信号レベルに応じた明るさを表示するために、映像信号が増幅回路によって反転増幅され、受像管のカソードに入力される。

【0047】図 6 に示すように、例えば、図 5 の映像信号 S_{in} に対して、その反転増幅信号が受像管のカソードに供給される。受像管の電光変換特性の非線形性によって、映像信号のレベルの低い信号領域において、表示画面の明るさが信号レベルに比例しなくなる。本実施形態において、補正回路 110 によって生成された補正信号 S_A に応じてバイアス電圧を制御することで、受像管の表示画面の明るさを調整する。

【0048】上述したように、受像管においてバイアス電圧が低く制御されると、表示画面が暗くなり、逆にバイアス電圧が高く制御されると、表示画面が明るくなる。このため、図 6 (b) に示すように、補正信号 S_A に応じて、バイアス制御回路 120 によってバイアス電圧を低く制御することで、映像信号の所定の領域、例えば、映像信号レベルが基準電圧 V_R より低くなっている低レベルの期間中に、表示画面を暗く制御できる。逆に、同図 (c) に示すように、補正信号 S_A に応じて、バイアス制御回路 120 によってバイアス電圧を高く制御することで、映像信号の所定の領域、例えば、映像信号レベルが基準電圧 V_R より低くなっている低レベルの期間中に、表示画面を明るく制御できる。

【0049】このように、バイアス電圧の制御は、補正回路 110 から得られた補正信号 S_A に従って行われるので、バイアス電圧に付加される補正成分が入力信号 S_{in} の信号レベルに対して、指数関数の関係を示す。このため、バイアス電圧を調整することにより、受像管の光電変換特性の非線形性を打ち消すことができる。

【0050】以上説明したように、本実施形態によれば、ベース・エミッタ間電圧に対して指数関数のコレクタ電流を出力するバイポーラトランジスタを補正用回路素子として用いて、当該トランジスタのベースに基準電圧 V_R を印加し、エミッタに映像信号 S_{in} を入力すると

き、そのコレクタ電流を取り出し、当該コレクタ電流に応じた補正信号 S_A を生成する。補正信号 S_A に応じて表示デバイスのバイアス電圧を制御することによって、表示デバイスの光電変換特性の非線形性を補正できる。

さらに、基準電圧 V_R のレベルを調整することによって、補正する信号レベル、即ち補正動作点を容易に制御でき、また、補正用トランジスタのエミッタ側に接続されている抵抗素子の抵抗値を変えることによって、補正信号 S_A のレベル、即ち補正量を容易に制御できる。さらに、本実施形態の補正回路及び画像表示装置において、補正信号を直接入力信号に加えるのではなく、信号の SNR の悪化を防止できる。

【0051】以上説明した本発明の実施形態において、補正回路で生成した補正信号に応じて、画像表示装置のグリッド電圧を制御することによって、グリッド・カソード間電圧、即ち表示装置のバイアス電圧を制御し、その光電変換特性の非線形性を補正することができる。なお、本発明はこのような構成に限定されることがなく、例えば、受像管のカソードに供給する映像信号のバイアス電圧レベルを制御することによって、同様な補正効果が得られる。以下、カソードに供給する映像信号の直流バイアス電圧を制御することで、表示デバイスの光電変換特性の非線形性を補正する本発明の第 2 の実施形態を説明する。

【0052】第 2 実施形態

図 7 は本発明に係る画像表示装置の第 2 の実施形態を示す回路図である。図示のように、本実施形態の画像表示装置は、補正回路 110、バイアス制御回路 120a、増幅回路 130 及び受像管 140 によって構成されている。

【0053】上述した本発明の第 1 の実施形態の画像表示装置では、補正信号に応じてバイアス制御回路 120 によって受像管 140 のグリッド電圧を制御することで受像管のバイアス電圧を制御し、受像管の光電変換特性の非線形性を補正する。これに対して、本実施形態の画像表示装置では、補正信号に応じて受像管 140 のカソードに供給する映像信号 S_{out} のバイアス電圧を制御することによって、受像管の光電変換特性の非線形性を補正する。なお、この場合受像管 140 のグリッドが、例えば、一定の電圧に保持されている。

【0054】以下、本実施形態の画像表示装置の各部分について説明する。補正回路 110 は、上述した本発明の第 1 の実施形態における補正回路と同様に、入力される映像信号 S_{in} に応じて、受像管 140 の非線形特性を補正するための補正信号 S_A を生成する。

【0055】バイアス制御回路 120a は、増幅回路 130 の入力側に設けられている。バイアス制御回路 120a によって、入力される映像信号 S_{in} の直流バイアス電圧を補正信号 S_A に応じて制御し、直流バイアスが変えられた映像信号を増幅回路 130 に出力する。

【0056】増幅回路130は、バイアス制御回路120aによってバイアス電圧が変えられた映像信号を反転増幅し、増幅出力信号 S_{out} を受像管140のカソード142に出力する。即ち、増幅回路130によって、映像信号の振幅とともに直流バイアス電圧も増幅され、その結果が受像管140のカソード142に供給される。

【0057】本実施形態の映像表示装置において、入力映像信号 S_{in} に応じて補正回路110によって補正信号 S_A が生成され、バイアス制御回路120aに供給される。バイアス制御回路120aにおいて、補正信号 S_A に従って映像信号 S_{in} の直流バイアス電圧が制御され、増幅回路130に出力される。増幅回路130によって、映像信号を増幅して受像管140のカソード142に出力される。このため、受像管のグリッドの電圧が一定とすれば、カソード142に供給される映像信号 S_{out} の直流バイアス電圧が変化すると、グリッド・カソード間電圧がそれによって変化するので、表示画像の明るさが補正信号 S_A によって制御される。

【0058】本実施形態における補正回路110は、例えば、図2に示すような構成を有する。即ち、補正回路110において、トランジスタQ1のベース・エミッタ間電圧に応じて、非線形関数、例えば、指数関数に従ったコレクタ電流 I_{c1} が得られる。当該コレクタ電流が電流検出回路112によって検出され、検出結果に応じて補正信号 S_A が生成される。このため、例えば、トランジスタQ1のベースに印加する基準電圧 V_R の電圧レベルを適宜制御することによって、映像信号 S_{in} の信号レベルが当該基準電圧 V_R 以下になると、信号レベルに応じて、例えば、指数関数の特性を持つ補正信号 S_A が得られる。バイアス制御回路120aを用いて当該補正信号 S_A に従って映像信号 S_{in} の直流バイアス電圧を制御することによって、受像管140のカソード142に輸入する映像信号 S_{out} の直流バイアス電圧が補正されるので、受像管140の光電変換特性の非線形性を打ち消すことができ、入力信号レベルに応じた明るさの画像が得られる。

【0059】図8は、本実施形態の画像表示装置の他の構成例を示す回路図である。図示のように、この例では、増幅回路130の出力側にバイアス制御回路120bが接続され、バイアス制御回路120bによって直流バイアス電圧が調整された映像信号 S_{out} が受像管140のカソード142に供給される。

【0060】図7に示す例では、バイアス制御回路120aによって直流バイアス電圧が調整された映像信号が増幅回路130に輸入され、増幅した結果が受像管140のカソード142に供給される。これに対して、本回路例では、増幅回路130によって増幅した結果に対して、バイアス制御回路120bによって直流バイアス電圧が制御され、受像管140に供給される。

【0061】なお、図8に示す回路例において、補正回

路110は、図7に示す回路例の補正回路とほぼ同じ構成を有するものでよい。また、受像管140において、グリッドが例えば、一定の電圧に保持される。このため、バイアス制御回路120bによって、受像管140のカソード142に供給される映像信号の直流バイアス電圧を補正信号 S_A に従って制御することによって、受像管140の光電変換特性の非線形性を打ち消すことができ、入力映像信号のレベルに応じた明るさの画像が得られる。

10 【0062】このように、本実施形態の画像表示装置では、受像管のグリッド電圧が一定に保持されている場合、カソードに輸入される映像信号の直流バイアス電圧を制御することによって、グリッド・カソード間電圧を制御でき、表示画像の明るさを調整することができる。カソードに供給される映像信号のバイアス電圧を制御する方法として、図7に示すように、バイアス制御回路120aによってバイアス電圧を調整した結果を増幅回路130に輸入し、増幅結果を受像管のカソードに供給する方法と、図8に示すように、増幅回路130によって増幅した結果に対して、バイアス制御回路120bによってバイアス電圧を制御し、受像管のカソードに供給する方法がある。何れの方法でも受像管におけるグリッド・カソード間電圧を補正信号 S_A に応じて制御することで表示画像の明るさを調整し、受像管の光電変換特性の非線形性を補正できる。

30 【0063】以上説明したように、本実施形態の映像表示装置によれば、受像管のグリッド電圧が一定に保持されているとき、補正回路によって生成した補正信号 S_A に従ってバイアス制御回路で受像管のカソードに供給する映像信号の直流バイアス電圧を制御することによって、受像管の光電変換特性の非線形性を補正することができる。また、上述した本発明の第1の実施形態と同様に、本実施形態の画像表示装置において、映像信号に補正信号を直接加えて補正を行うことをせず、増幅処理に伴って映像信号のバイアス電圧を制御することで表示画像の明るさを補正するので、映像信号のSNRの悪化を防止できる。

【0064】

40 【発明の効果】以上説明したように、本発明の補正回路及びそれを用いた画像表示装置によれば、入力電圧に対する出力電流が非線形特性を持つ回路素子、例えば、バイポーラトランジスタを用いて補正信号を生成し、当該補正信号に応じて画像表示装置のバイアス電圧、または増幅信号のバイアスを制御することにより表示画面の明るさを調整することによって、画像表示装置の光電変換特性の非線形性を補正できる。また、本発明によれば、補正回路の回路構成を簡素化でき、小規模の回路を用いて画像表示装置の非線形性を補正でき、補正回路を設けることによる回路コストの増加を抑制できる。さらに、本発明によれば、補正信号を用いてバイアス電圧を調整

することで補正を行うので、元の映像信号に変化を与ることなく画像表示装置の非線形性を補正でき、映像信号の S N R の劣化を防ぐことができる利点がある。

【図面の簡単な説明】

【図 1】本発明に係る画像表示装置の第 1 の実施形態を示す構成図である。

【図 2】本実施形態の画像表示装置に用いられる補正回路の一構成例を示す回路図である。

【図 3】画像表示装置の光電変換特性の非線形性を示すグラフである。

【図 4】トランジスタのコレクタ電流とベース・エミッタ間電圧との関係を示すグラフである。

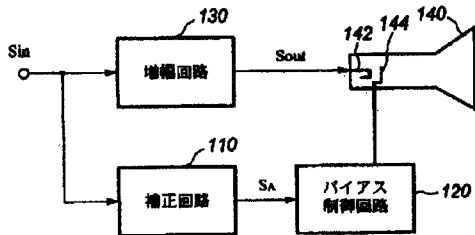
【図 5】入力信号及び基準電圧を示す波形図である。

【図 6】バイアス電圧を制御することによって表示画像の明るさを制御する様子を示す概念図である。

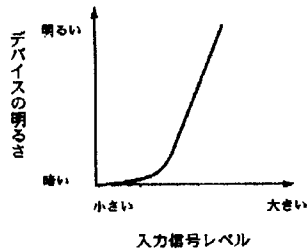
【図 7】本発明に係る画像表示装置の第 2 の実施形態を示す回路図である。

【図 8】本発明に係る画像表示装置の第 2 の実施形態の他の構成例を示す回路図である。

【図 1】



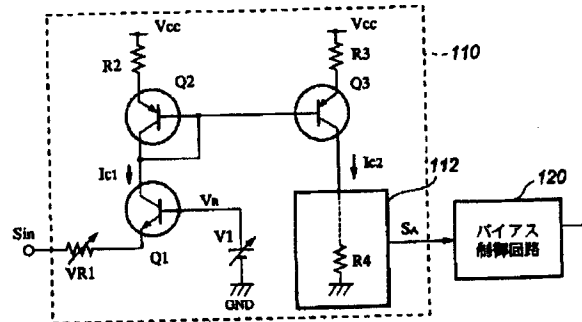
【図 3】



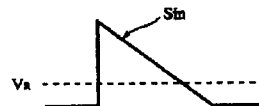
【図 4】



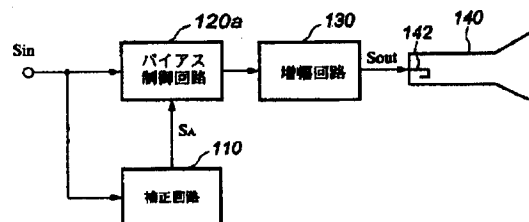
【図 2】



【図 5】



【図 7】



【図 9】表示デバイスの光電変換特性の非線形性及びそれを補正するための増幅回路の利得特性を示すグラフである。

【図 10】補正回路を含む画像表示装置の一例を示す構成図である。

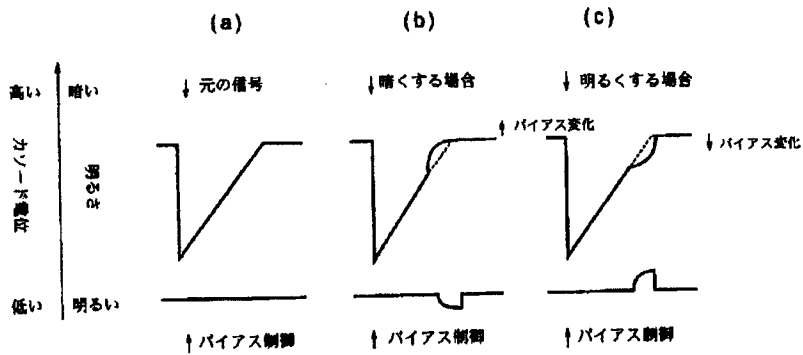
【図 11】アナログ信号処理を行う補正回路の一構成例を示す回路図である。

【図 12】ディジタル信号処理を行う補正回路の一構成例を示す回路図である。

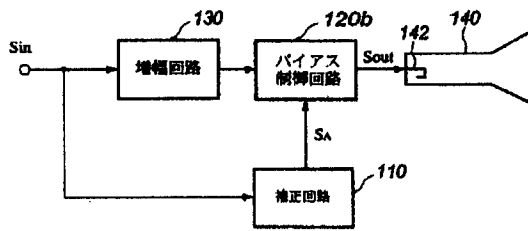
10 【符号の説明】

10…増幅回路（アンプ）、20…補正回路、30…掛け算器、40…減算器、50…増幅回路、60…加算器、70…A/Dコンバータ、80…ディジタル信号処理回路、90…変換テーブルメモリ、100…D/Aコンバータ、110…補正回路、112…電流検出回路、120、120a、120b…バイアス制御回路、130…増幅回路、140…受像管、V_{CC}…電源電圧、GND…接地電位。

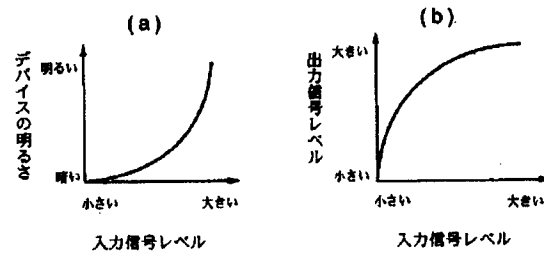
【図6】



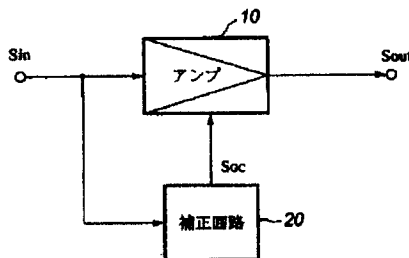
【図8】



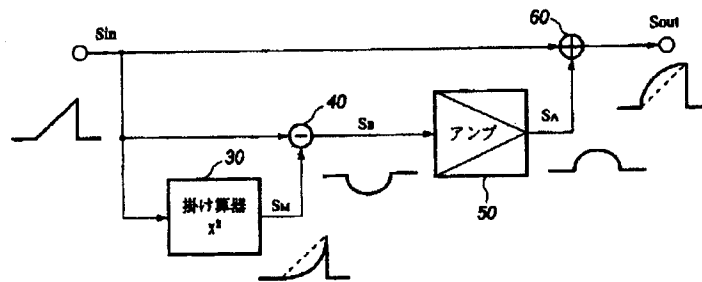
【図9】



【図10】



【図11】



【図12】

